

Laboratorio de Circuitos Lógicos: SDI-11322

Instituto Tecnológico Autónomo de México

Departamento Académico de Sistemas Digitales

Otoño 2018

1 Información general

Instructor Edgar Granados / Daniel Soto / Francisco Villa

Contacto edgar.granados@itam.mx / daniel.soto@itam.mx / fvilla@itam.mx

Página robotica.itam.mx/Courses

2 Objetivos

Al término del curso, el alumno:

- Comprenderá los fundamentos de los circuitos electrónicos digitales
- Diseñará circuitos lógicos combinacionales y secuenciales para resolver problemas
- Identificará y describirá los componentes digitales de los sistemas de cómputo
- Habrá implementado una computadora simple mediante una FPGA

3 Habilidades a desarrollar durante el curso

Durante el curso, el alumno desarrollará las siguientes habilidades:

- Aplicará técnicas de optimización en el diseño de circuitos lógicos combinacionales
- Diseñará e implementará circuitos lógicos combinacionales con bloques funcionales para decodificación, codificación y selección
- Diseñará e implementará circuitos lógicos combinacionales para operaciones aritméticas simples
- Implementará circuitos lógicos con un lenguaje de descripción de hardware
- Diseñará e implementará circuitos lógicos secuenciales
- Verificará circuitos digitales con herramientas de simulación
- Identificará y resolverá errores en circuitos digitales apoyándose en técnicas de verificación

4 Herramientas para la clase

- DE0-Nano board - Altera Cyclone IV EP4CE22F17C6N FPGA
- Altera Quartus

5 Prácticas

Todas las prácticas están dirigidas a implementar los distintos componentes de una computadora simple. En general, las prácticas consisten en:

- Diseño e implementación de los circuitos en *Quartus*
- Simulación
- Programación de la *FPGA*
- Pruebas
- Reportar

6 Evaluación

6.1 Calificación final

Prácticas	-	10 %
Práctica examen	-	30 %
Proyecto final	-	30 %
Reporte final	-	30 %

6.2 Práctica examen

Se realiza en equipos, similar a las prácticas realizadas. La calificación se asigna de manera individual.

6.3 Entrega final

Consiste en la entrega de la computadora simple funcionando.

6.4 Reportes

El único reporte obligatorio es el del proyecto final, el cual debe seguir el formato de publicaciones del IEEE (http://www.ieee.org/publications_standards/publications/authors/authors_journals.html) y contener las siguientes secciones:

- Abstract
- Introducción
- Marco teórico
- Desarrollo (Propuesta de la solución y justificación)
- Resultados
- Conclusiones individuales (indicando el nombre del autor de cada conclusión)
- Referencias

Un ejemplo del reporte se encuentra en la página del curso.

7 Sesiones

Sesión	Fecha: Miercoles/Viernes	Práctica
01	15/17 Agosto	1 - Introducción al laboratorio / Decodificador y multiplexor
02	22/24 Agosto	1 - Decodificador y multiplexor
03	29/31 Agosto	2 - BCD a 7 segmentos
04	05/07 Septiembre	2 - BCD a 7 segmentos
05	12/14 Septiembre	3 - Unidad aritmética
06	19/21 Septiembre	4 - Unidad lógica y unidad funcional
07	26/28 Septiembre	4 - Unidad lógica y unidad funcional
08	03/05 Octubre	Práctica examen
09	10/12 Octubre	5 - Registros
10	17/19 Octubre	5 - Registros
11	24/26 Octubre	6 - Memoria de datos
12	31/02 Oct/Nov	6 - Memoria de datos
13	07/09 Noviembre	7 - Contador del programa
14	14/16 Noviembre	7 - Contador del programa
15	21/23 Noviembre	8 - Interconexión de componentes
16	28/30 Noviembre	8 - Interconexión de componentes
17	05/07 Diciembre	Entrega proyecto final

8 Comportamiento ético

Todo comportamiento fraudulento será tratado conforme establece el Reglamento de Alumnos.